

# Das Schieberegister

# Es 22

2 Blätter

## 1 Prinzip

Das Schieberegister ist eine elektronische Baugruppe, bei der ein elektrisches Signal vom Eingang bis zum Ausgang in einzelnen gleichen Impulsschritten verschoben werden kann. Als mechanisches Analogon sei auf die Eimerkette verwiesen. Wesentlich ist, daß das Transportieren beim Schieberegister nicht kontinuierlich, sondern getaktet, also ruckweise erfolgt.

Das Schieberegister besteht aus einer bestimmten Anzahl von Speicher-elementen. Die Information wird in den ersten Speicher gesetzt. Der nächstfolgende Taktschritt (Schiebeimpuls) bewirkt, daß sie aus dem Speicher 1 in den Speicher 2 übernommen wird usw.

Ein solches Schieberegister kann nun in verschiedener Weise ausgeführt sein.

### Schieberichtung

Man kann die Schieberegister so aufbauen, daß die Information (H oder L) nur in einer Richtung (vorwärts) oder daß sie in beiden Richtungen (vor- und rückwärts) verschoben werden kann.

### Eingabe und Ausgabe der Informationen

Die Information kann seriell, d.h. Bit für Bit eingeschrieben und in gleicher Weise seriell ausgelesen werden (Bild 1). Sie kann aber auch parallel eingegeben werden (Bild 2).

Das Schieberegister wird zunächst in eine bestimmte Ausgangsposition gebracht, z.B. alle Speicherzellen werden auf „L“ gesetzt (Setztakt  $T_0$ ). Dann wird die Information parallel eingeschrieben (Schiebetakt  $T_1$ ), und anschließend wird der Inhalt der Speicherzellen mit den Taktschritten  $T_2, \dots, T_5$  nach rechts verschoben und bei jedem Schritt ein Bit am Ausgang abgegeben.

Das Entsprechende gilt natürlich auch für das Auslesen. Man kann seriell, wie gezeigt, und auch parallel auslesen. Es bestehen also folgende Betriebsmöglichkeiten:

- Eingabe: seriell                      Ausgabe: seriell
- Eingabe: seriell                    Ausgabe: parallel
- Eingabe: parallel                  Ausgabe: seriell
- Eingabe: parallel                  Ausgabe: parallel.

Zustand nach	neue, zu speichernde Information	Speicherzellen				ausgegebene Information
		$S_n$	$S_{(n+1)}$	$S_{(n+2)}$	$S_{(n+3)}$	
Schiebetakt $T_n$	L5	H4	L3	H2	L1	L1
Schiebetakt $T_{(n+1)}$		L5	H4	L3	H2	
Schiebetakt $T_{(n+2)}$		L6	L5	H4	L3	

Bild 1. Prinzip eines Schieberegisters mit serieller Eingabe

Zustand nach	neue, zu speichernde Information	Speicherzellen				ausgegebene Information	
		$S_n$	$S_{(n+1)}$	$S_{(n+2)}$	$S_{(n+3)}$		
Schiebetakt $T_0$	H4, L3, H2, H1	L	L	L	L	H4	
Schiebetakt $T_1$		H4	L3	H2	H1		
Schiebetakt $T_2$		L	H4	L3	H2		H1
Schiebetakt $T_3$		L	L	H4	L3		H2
Schiebetakt $T_4$		L	L	L	H4		L3
Schiebetakt $T_5$		L	L	L	L		H4

Bild 2. Prinzip eines Schieberegisters mit paralleler Einspeisung

Im letztgenannten Fall spricht man von „buffer registers“. Mit „buffer“ (Puffer) bezeichnet man eine Trennstufe (z.B. zwischen zwei Digitalschaltungen). Mitunter werden diese „buffer register“ danach unterteilt, ob das parallele Einschreiben/Auslesen getaktet, also synchron mit dem Schiebetak erfolgt, dann spricht man von „clocked“, oder ob es zu beliebigen Zeiten, die nicht mit der Taktfrequenz gekoppelt sind, also asynchron, vor sich geht. Hierfür gilt der englische Ausdruck „strobe“. An einem strobe-Eingang kann also das Digitalwort asynchron eingegeben werden.

## 2 Die Speicherzellen

### 2.1 Die Notwendigkeit von Zwischenspeichern

Bei der Hintereinanderschaltung von Speicherzellen und dem Schieben der Information von einer Zelle zur nächsten entsteht ein Zeitfolgeproblem. Arbeitet man ohne Zwischenspeicherung, so muß doch nach Bild 1 z.B. die Speicherzelle  $S_{(n+1)}$  – auf das Kommando des Taktimpulses hin – die bisher gespeicherte Information L3 an die Speicherzelle  $S_{(n+2)}$  abgeben und gleichzeitig die Information H4 aus der Speicherzelle  $S_n$  übernehmen.

Während des Schiebeporgangs darf sich aber an der weiterzugehenden Information nichts ändern. Man muß deshalb, um diese Forderung einzuhalten, Zwischenspeicher verwenden, so daß der Signaltransport dann in der in Bild 3 dargestellten Weise abläuft (s. a. FA Es 21, Abschn. 2).

Innerhalb eines Schiebetaktes wird also mit dem ersten Teilschritt die Information aus dem Zwischenspeicher in den Hauptspeicher geschoben. Für den zweiten Teilschritt sind nun die Zwischenspeicher frei, es kann die Information vom Hauptspeicher der vorhergehenden Speicherzelle in den Zwischenspeicher der nachfolgenden übertragen werden.

Es gibt dynamische (oder temporäre) und statische Zwischenspeicher.

Für die dynamischen Zwischenspeicher können Verzögerungsglieder und Kondensatoren, z.B. MOS-Kondensatoren, verwendet

Zustand nach	neue, zu speichernde Information	Speicherzelle				ausgegebene Information
		$S_n$	$S_{(n+1)}$	$S_{(n+2)}$	$S_{(n+3)}$	
Schiebetakt $T_n$	L5	H4	L3	H2	L1	L1
Schiebetakt $T_{(n+1)}$		L5	H4	L3	H2	
Schiebetakt $T_{(n+2)}$	L6	L5	H4	L3	H2	H2
Schiebetakt $T_{(n+2)}$		L6	L5	H4	L3	

Bild 3. Die Anwendung von Zwischenspeichern, um Informationen ungestört von einer Speicherzelle in die darauffolgende zu übertragen

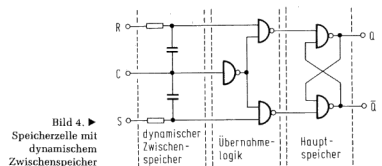


Bild 4. Speicherzelle mit dynamischem Zwischenspeicher

werden. In diesen Fällen ist die Speicherzeit im ZS begrenzt. Solche Zwischenspeicher lassen sich nur also nicht verwenden, wenn die gespeicherten Informationen nur kurzzeitig in ihnen verweilen. In diesen Fällen wird durch den Schiebektakt nur jeweils der Signalübergang vom Hauptspeicher in den darauffolgenden Zwischenspeicher in Gang gesetzt (Bild 4).

Arbeitet man mit statischen Zwischenspeichern (Zwischenspeicher, Master/slave-Flipflop), dann sind für jeden vollen Schiebektakt zwei Taktzustände erforderlich:

- a) zur Einleitung des 1. Teilschrittes (Bild 5a).
- b) zur Einleitung des 2. Teilschrittes (Bild 5a).

Bild 5b zeigt, wie ein Eingangssignal in das Schieberegister gesetzt und von Speicherzelle zu Speicherzelle verschoben wird.

Das Eingangssignal geht zur Zeit  $t_1$  von „L“ auf „H“. Es wird in den 1. Zwischenspeicher ZS1 übernommen, wenn der Taktimpuls an seinem Eingang den Wert H hat (Zeit  $t_2$ ). Die Übernahme in den Hauptspeicher HS1 erfolgt zur Zeit  $t_3$ , denn zu diesem Zeitpunkt geht der Schiebektakt von „H“ auf „L“, die Invertierung durch des Negationsglied N1 bewirkt aber dann einen positiven Wert des Taktimpulses am Hauptspeicher HS1.

Zum Zeitpunkt  $t_4$  wird die Information von HS1 in ZS2 und bei  $t_5$  von ZS2 in HS2 gesetzt.

Zum Zeitpunkt  $t_7$  wird ZS1 auf „L“ zurückgesetzt, da das Eingangssignal zur Zeit  $t_6$  wieder auf „L“ zurückgegangen war.

Schließlich geht zum Zeitpunkt  $t_8$  HS1, zum Zeitpunkt  $t_9$  ZS2 und zum Zeitpunkt  $t_{10}$  HS2 auf „L“.

Sowohl für den Zwischenspeicher als auch für den Hauptspeicher wird ein RS-Flipflop verwendet. Vorgeschaltet wird die Eingangs- und Übernahmelogik. Dem Zwischenspeicher wird der Schiebektakt direkt, dem Hauptspeicher invertiert zugeführt. Auf diese Weise wird die Bedingung erfüllt, daß das Setzen einer neuen Information in den Zwischen- und den Hauptspeicher zeitlich versetzt erfolgen muß. Die in Bild 5 gezeigten Flipflops sind taktzustandsgesteuert<sup>1)</sup>, d. h. solange der Taktimpuls auf „H“ liegt, kann eine Information eingeschrieben werden. Damit sind sie auch offen für alle Störungen, die in dieser Zeit am Eingang anliegen.

Man verwendet deshalb vorzugsweise flankengesteuerte Flipflops. Hier wird der Speicher nur gesetzt, wenn das Taktsignal von „H“ nach „L“ oder von „L“ nach „H“ geht. Der entsprechende Schaltimpuls kann durch Differenzieren der Schiebektaktspannung mit Hilfe eines diskreten Kondensators oder unter Verwendung von Halbleiter-Sperrschichtkapazitäten (FTA Es 21, Bild 4) gewonnen werden.

Man muß also bei dem Aufbau der Speicherzellen unterscheiden zwischen dynamischen und statischen Zwischenspeichern, ferner zwischen taktzustandsgesteuerten und flankengetriggerten Flipflops.

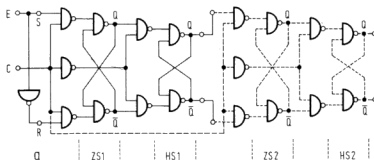
**2.2 Geeignete Flipflops für die Speicherzellen**

Es kommen in Frage:

- RS-Flipflop, D-Flipflop, JK-Flipflop.
- RS-Flipflop (Bild 5 und 6) [3].

Zwei Bedingungeingänge: R und S. Es sind an den RS-Eingängen nur die Kombinationen LL, LH, HL erlaubt, die Kombination

<sup>1)</sup> auch „taktpegelgesteuert“ genannt.



◀ Bild 6. Das RS-Flipflop, ein Grundelement der Speicherzellen/Schieberegister

HH muß vermieden werden. Das ist aber bei Schieberegistern unkritisch. Es gilt die Arbeitsmatrix:

	R	S	Signalwert an Q vor nach dem Taktimpuls	
1	L	L	H	H
2			L	L
3	H	L	H	H
4			L	H
5	L	H	H	L
6			L	L

Wichtig für den Betrieb im Schieberegister sind die Zeilen 4 und 5. Mit dem Wechsel der Werte der Eingangsvariablen ändert sich die Ausgangswerte.

**D-Flipflop (Bild 7)**

Ein Bedingungeingang: Beim Übergang des Taktimpulses vom Wert L auf den Wert H wird der zu diesem Zeitpunkt am D-Eingang vorhandene Wert der Variablen gespeichert.

JK-Flipflop (siehe FTA Es 21)

Am meisten verwendet werden die RS- und D-Flipflops. Der Vorteil eindeutiger Ausgangswerte bei der Eingangskombination HH, wie er beim JK-Flipflop gegeben ist, wird in Schieberegistern nicht ausgenutzt.

**3 Schieberegister-Schaltungen und -Anwendungen**

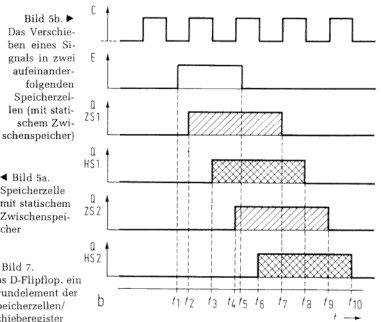
**3.1 Schieberegister, aufgebaut mit RS-Flipflops**, nur eine Schieberrichtung (Bild 6)

**3.2 Schieberegister, aufgebaut mit D-Flipflops**, nur eine Schieberrichtung (Bild 9)

**3.3 Schieberegister, nur eine Schieberrichtung**, für zusätzliches paralleles Einschreiben (asynchron) und paralleles Auslesen (Bild 10) [3]

Die Information kann über  $Q_n$  seriell eingegeben werden. Sie kann dann entweder über  $Q_n$  seriell oder über  $Q_1...Q_n$  parallel ausgelesen werden. Die Information kann aber auch über  $F_{p1}...F_{pn}$  parallel angelegt werden. Sie wird dann durch ein H-Signal auf der Leitung „Setzen und Laden“ in die Zwischenspeicher der Speicherzellen übernommen. Voraussetzung dabei ist, daß zunächst über den Clear-Eingang der vorher vorhandene Speicherinhalt gelöscht wird.

Cl bedeutet: Eingang für das Clear-, Reset- oder Löschesignal. Liegt an Cl der Signalwert L, wird Q auf „L“, Q auf „H“ zurückgesetzt.



◀ Bild 5b. Das Verschieben eines Signals in zwei aufeinanderfolgenden Speicherzellen (mit statischem Zwischenspeicher)

◀ Bild 5a. Speicherzelle mit statischem Zwischenspeicher

◀ Bild 7. Das D-Flipflop, ein Grundelement der Speicherzellen/Schieberegister

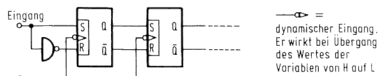


Bild 8. Schieberegister für nur eine Schieberichtung mit RS-Flipflop

P bedeutet Preset-Eingang. Liegt an P der Signalwert L, wird Q auf „H“, Q auf „L“ gesetzt.

Erscheint also am Ladeingang der Signalwert H, dann wird, wenn an  $E_{p1}$  „L“ steht, „L“ in die Speicherzelle 1, wenn an  $E_{p2}$  „H“ steht, „H“ in die Speicherzelle 1 gesetzt.

### 3.4 Schieberegister für zwei Schieberichtungen, parallele Ein- und Ausgang (Bild 11)

Die parallele Einspeisung erfolgt, wie bei Bild 10, über Ep 3, Ep 4, Ep 5. Sie wird durch ein H-Signal an der Ladeleitung ermöglicht. Das so eingespeicherte Digitalwort kann nun nach links oder rechts verschoben werden.

Nach rechts: An  $S_{SR}$  (Steuerleitung für Schieberichtung) wird „H“ gelegt. Dann schalten die NAND-Glieder 4a, 5a durch (s. fTA Es 01, Abschn. 4.4). Die NAND-Glieder 3b, 4b, 5b sind ebenfalls durchgeschaltet, da an den Eingängen der NAND-Glieder 4c, 5c, 6c von  $S_{SR}$  aus über den Inverter I „L“, somit an ihren Ausgängen „H“ liegt. Die Information z.B. an Q3 kann also nach D4 übernommen werden.

Das Entsprechende gilt für das Linkschieben. An  $S_{SR}$  wird der Signalwert L gelegt. Somit sind die NAND-Gatter 4a, 5a gesperrt. Dagegen sind die NAND-Gatter 3c, 4c, 5c durchgeschaltet. Die NAND-Gatter 3b, 4b, 5b sind ebenfalls durchgeschaltet, denn an ihren Eingängen liegt von den Gattern 3a, 4a, 5a aus „H“. Die Information z.B. von Q5 kann also nach D4 gelangen.

### 3.5 Das Schieberegister im Rechner zur Veränderung des Stellenwertes

Diese Möglichkeit wird in den Rechnern bei Multiplikations- und Divisions-Aufgaben in großem Umfang angewendet. Ein solches Multiplikationsverfahren sei an einem einfachen Beispiel erläutert. Es sei das Produkt  $15 \times 12$  zu bilden [9].

a) Man kann das Produkt durch wiederholte Addition bestimmen. Es sind 12 Additionsvorgänge notwendig.

b) Man kann aber auch mit Addition und Stellenverschiebung arbeiten.

Die Ausgangsgleichung dazu ist:

$$15 \times 12 = 15 \times 10 + 15 \times 2 = 180$$

D. h. man multipliziert die 15 mit 1 und verschiebt das Ergebnis um eine Stelle nach links

$$15 \times 1 = 15 \quad \text{Stellenverschiebung} = 150$$

Dazu addiert man  $2 \times 15$ .

In entsprechender Weise verfährt man, wenn die Zahlen im reinen Dualcode dargestellt sind:  $15 = 1111$  und  $12 = 1100$

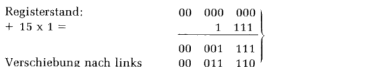


Bild 10. Schieberegister für eine Schieberichtung mit zusätzlichem parallelem Einschreiben (asynchron) [9]

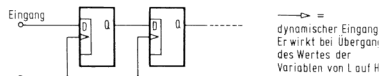


Bild 9. Schieberegister für eine Schieberichtung mit D-Flipflop

Man beachte bei der Addition von Binärziffern:

	0	0	1	Beispiel
	0	0	1	1 0 1 1 = 11
+ 0	+	1	+	+ 0 1 1 1 = 7
Übertrag	0	0	1	1 1 1
Ergebnis	1	1	1 0	1 0 0 1 0 = 18

Bei den Schieberegistern in Rechnern arbeitet man mit:

**Stellenverschiebung nach links**

Ziffern, die links aus dem Stellenumfang heraustreten, fallen weg; von rechts werden Nullen nachgeschoben.

Beispiel: Verschiebung der Dualzahl 10 110 nach links ergibt 01 101 000.

**Stellenverschiebung nach rechts**

Ziffern, die rechts aus dem Stellenumfang heraustreten, fallen weg; von links werden Nullen nachgeschoben.

**zyklische Stellenverschiebung nach rechts oder links**

Ziffern, die rechts bzw. links aus dem Stellenumfang heraustreten, werden links bzw. rechts wieder eingeführt.

Beispiel: zyklische Linksverschiebung der Dualzahl 10 110 100 ergibt 01 101 001.

Das Codewort (Zahlwort) läuft zyklisch um (Ringschieberegister).

### 3.6 Das Schieberegister als Filter in der Datenübertragung

Bei der Datenübertragung benutzt man in großem Umfang Telefonleitungen, die einen Durchlaßbereich von etwa 0,3...3,4 kHz haben. Sie sind, wenn nicht besondere Vorkehrungen getroffen werden, für diesen Zweck nicht geeignet. Denn ein Datensignal hat wegen der steilen Übergänge zwischen den Signalwerten H und L ein bis zu sehr hohen Frequenzen reichendes Spektrum.

Man kann die Aufgabe dadurch lösen, daß man das Datensignal auf einen im Hörbereich liegenden Träger aufmoduliert und dann im Empfänger demoduliert. Z.B. liegt bei der in Bild 12 gezeigten Modulation mit versetzter Phase<sup>1)</sup> die obere Frequenz des Spektrums nur doppelt so hoch wie die Bitrate (Zahl der Bits/s). Komponenten mit sehr niedriger Frequenz treten praktisch nicht auf.

Solche Systeme besitzen analog arbeitende Modulatoren und Filter. Sie sind aber schwierig mit integrierten Schaltungen zu kombinieren. Es hat sich nun gezeigt, daß man diese Aufgabe mit einer digitalen Schaltung und einem Schieberegister (hier als binary transversal filter bezeichnet) lösen kann [2].

#### 3.6.1 Das Prinzip eines digital arbeitenden Modulators

Nach Bild 13 besteht er aus einer Eingangslogik, zwei Filtern und einer Summierschaltung. Ein H-Signal stößt das Filter 1 an und er-

<sup>1)</sup> phase shift keying

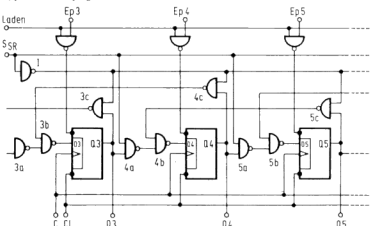
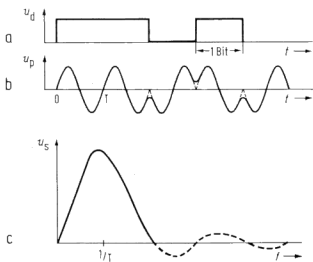


Bild 11. Schieberegister für zwei Schieberichtungen sowie mit parallelem Ein- und Ausgang [9]



▲ Bild 12. Das Datensignal und seine Umwandlung in ein Signal mit versetzter Phase. a) Der angenehme Verlauf eines Datensignals; b) das Datensignal, umgewandelt in ein Signal mit versetzter Phase; c) das Frequenzspektrum des Signals mit versetzter Phase [2]

zeugt den in Bild 13a dargestellten Kurvenverlauf, ein L-Signal dagegen wirkt auf das Filter 2, es entsteht der in Bild 13b gezeichnete Kurvenverlauf. Beide Kurvenzüge werden in einem Summierverstärker zu einem Ausgangssignal zusammengefaßt, natürlich treten die beiden versetzten Sinuskurven nicht gleichzeitig auf (Bild 14). Dieses Bild zeigt den Verlauf der Ausgangsspannung des Summierverstärkers in Abhängigkeit vom angelegten Datensignal. Es entsteht so der gleiche Spannungsverlauf, wie er als Sollkurve in Bild 12 gebracht wurde.

Das Erzeugen des in Bild 13a und b gezeigten Spannungsverlaufs geschieht nun nach Bild 15 mit einem Schieberegister. Das Datensignal wird an seinen Eingang angelegt und mit einer Taktfrequenz, die wesentlich höher als die Bitfrequenz ist, durch das Register hindurchgeschoben. An jedem der Schieberegister-Ausgänge liegt ein Widerstand. Deren Werte sind so gestuft (weighted), daß die über sie fließenden Ströme die in Bild 15a gezeichneten Werte erhalten. Der in den Summenpunkt hineinfließende Strom verläuft treppenförmig und ist einer Sinuskurve angenähert. Durch ein Glättungsfilter kann eine gute Übereinstimmung mit der Sinuskurve erreicht werden.

Taktfrequenz und Zahl der Schieberegister-Stufen müssen so gewählt werden, daß die Zeitdauer, die ein Impuls braucht, um durch das Schieberegister zu laufen, gleich ist der Zeitdauer eines Bits. Rechnet man z.B. mit einer Bitrate von 1,5 kBit/s, so stehen für ein Bit = 0,67 ms zur Verfügung. Bei einem 10stufigen Schieberegister entfällt auf eine Stufe dann die Zeit 0,067 ms. Die Taktfrequenz muß in diesem Fall bei 15 000 Hz liegen.

Ein zusätzlicher Vorteil dieses Verfahrens liegt darin, daß die Periode der erzeugten Sinuskurve in ziemlich weiten Grenzen veränderbar ist.

Bei den üblichen konventionellen Filtern dagegen ist eine solche Anpassung nur in begrenztem Umfang möglich.

Bei dem hier zurunde gelegten Modulationsschema, bei dem man mit um 180° versetzten Sinuskurven arbeitet (sin ω t und -sin ω t) genügt ein binäres Transversalfilter.

In diesem Fall wird die zum H-Signal gehörende Sinuskurve dadurch erzeugt, daß man alle Stufen des Registers - bis auf die Eingangsstufe - auf „L“ zurücksetzt. Das H-Signal der Eingangsstufe wird dann mit dem Schieberegister durch das Schieberegister hin-

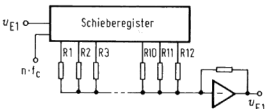
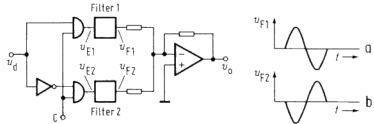


Bild 15. Das Schieberegister als Filter. Es wird gespeist von  $u_{E1}$ . Während die Taktfrequenz  $f_c$  (Bild 14, 2. Zeile) dazu dient dem Datensignal den Weg zu dem einen der beiden Filter freizugeben, wird mit der Frequenz  $n \cdot f_c$  das Eingangssignal  $u_{E1}$  durch das Register geschoben. In diesem Beispiel ist  $n = 12$ , auf die Dauer von 1 bit entfallen 12 Schieberegisterimpulse [2]

Bild 15a. Mit Hilfe des Schieberegisters entstehender treppenförmiger Stromverlauf. Dabei verhalten sich die Widerstände  $R_1 : R_2 : R_{12} = 500 : 67 : 27 : 16 : 11,9 : 10,2 : 10,2 : 11,9 : 16 : 27 : 67 : 500$ . Die so gewonnene Kurve liegt zwischen 0 und +1. Soll sie symmetrisch zur Nulllinie verlaufen (Bild 14;  $u_{F1}$ ), kann die notwendige Pegelverschiebung mit einer Hilfsspannung an Summierverstärker erreicht werden



▲ Bild 13. Prinzipbild zur Erzeugung des Modulationssignals. a) und b) zeigen die beiden von den Filtern abgegebenen, gegeneinander um 180° versetzten Sinuskurven [2]

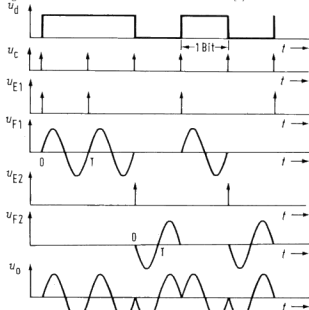


Bild 14. Zeitlicher Verlauf der Spannungen an verschiedenen Punkten der Schaltung von Bild 13.  $u_d$  = Datensignal,  $u_c$  = Takt,  $u_{E1}$  = Spannung am Eingang von Filter 1,  $u_{F1}$  = Spannung am Ausgang von Filter 1,  $u_{E2}$  = Spannung am Eingang von Filter 2,  $u_{F2}$  = Spannung am Ausgang von Filter 2,  $u_o$  = Modulationsspannung [2]

durchgeschoben. Für die zum L-Signal gehörende Sinuskurve werden alle Stufen auf „H“ gesetzt, lediglich die erste Stufe steht auf „L“. Dieses „L“ wird dann durch das Register geschoben.

Literatur

- [1] Holzler, E. und Holzworth, H.: Pulstechnik Bd. 1, Grundlagen. Springer-Verlag, Berlin.
- [2] French, R. C.: Binary transversal filters in data modems. The Radio and Electronic Engineer, July 1974 (Bd. 44). Nr. 7, S. 357.
- [3] TTL-Kochbuch. Texas Instruments Deutschland GmbH, Freising.
- [4] Grundlagen der Datenverarbeitung (Lehrprogramm), Heft 3. AEG-Telefunken, Fachbereich Anlagen, Informationstechnik, Konstanz.
- [5] Designing with MSI, Vol. 1. Counters and Shift Registers von Les Brock. Signetics Corporation.
- [6] Signetics digital, linear, MOS Applications, Signetics Corporation 1974.
- [7] Elektronik Arbeitsblätter Bd. 11, Es 02, Franzis-Verlag.
- [8] Funktionstechnische Arbeitsblätter Es 21, FUNKSCHAU 1975, Heft 16, S. 43.
- [9] Doktor, F., und Steinbauer, J.: Digitale Elektronik. Bd II. Philips Fachbücher, Deutsche Philips GmbH, Hamburg.

